

Ошибки в микросхемах K1986BE8T (маркировка 12164)

Настоящий документ содержит описание всех ошибок, выявленных в микросхемах, на момент создания данной версии документа.

Статус документа

Настоящий документ является НЕКОНФИДЕНЦИАЛЬНЫМ.

Адрес в сети Интернет

<http://www.milandr.ru>

Обратная связь по продукту

Если у Вас есть какие-либо комментарии или предложения по данному продукту, свяжитесь с Вашим поставщиком, указав:

- название продукта;
- комментарии, либо краткое описание Ваших предложений;
- предпочтительный способ связи с Вами и контакты (организация, электронная почта, номер телефона).

Обратная связь по документу

Если у Вас есть какие-либо комментарии или предложения по данному документу, пожалуйста, пришлите их на электронную почту support@milandr.ru, указав:

- название документа;
- номер и/или дата документа;
- номер страницы;
- комментарии, либо краткое описание Ваших предложений;
- предпочтительный способ связи с Вами и контакты (организация, электронная почта, номер телефона).

Оглавление

Обзор.....	4
Категории ошибок	4
Сводная таблица ошибок	5
Ошибки категории 3	7
0037 Ошибка при обращении к CAN.....	8
0049 Сильные шумы при измерении уровня тока регуляторов LDO через блок PVD	9
0061 Некорректная работа блоков периферии при частоте тактировании большей частоты процессорного ядра	10
0064 Необходимо держать включенным последний выбранный источник входной частоты для выбора другого источника в блоке управления тактовыми частотами	11
0084 Выбор источника MAX_CLK осуществляется без ожидания выключения предыдущего выбранного источника тактирования	12
0090 Ошибочное детектирование ошибки ECC контроллером EXTBUSCNTR в параллельном режиме ECC	13
0091 Ложное детектирование ошибки ECC в контроллере ROMCNTR при выполнении загрузочной программы	14
0092 Ошибочная установка флага CRS_LOST в полудуплексном режиме работы контроллера Ethernet	15
0093 Разрешение фиксации информации об ошибке ECC устанавливается одновременно для одиночной и двойной ошибки в EXTBUSCNTR	16
0094 EXTBUSCNTR не позволяет использовать все адресное пространство регионов 6 и 7 при последовательной организации ECC	17
0095 Ошибочная установка флагов ошибок ECC в блоке FT_CNTR при обращении к регистрам памяти батарейного домена	18
0097 По сигналу сброса от WDGCNTR не пробуждается генератор HSI.....	20
0098 Контроллер EXTBUSCNTR не учитывает задержку пересинхронизации сигнала READY	21
0100 Пропуск секундного импульса при использовании калибровки RTC_CLK	22
Лист регистрации изменений	24

Обзор

Настоящий документ содержит описание ошибок в продукте с указанием категории критичности. Каждое описание содержит:

- уникальный идентификатор ошибки;
- текущий статус ошибки;
- где существует отклонение от спецификации и условия, при которых возникает ошибка;
- последствия возникновения ошибки в типичных применениях;
- ограничения, рекомендации и способы обхода ошибки, где это возможно.

Категории ошибок

Ошибки разделены на три категории критичности:

Категория 1.

Ошибочное поведение, которое невозможно обойти. Ошибки данной категории серьезно ограничивают использование продукта во всех или в большинстве приложений, что делает устройство непригодным для использования.

Категория 2.

Ошибочное поведение, которое противоречит требуемому поведению. Ошибки данной категории могут ограничивать или серьезно ухудшать целевое использование указанных функций, но не делают продукт непригодным для использования во всех или в большинстве приложений.

Категория 3.

Ошибочное поведение, которое не было изначально определено, но не вызывает проблем в приложениях при соблюдении рекомендаций.

Сводная таблица ошибок

В таблице указано, в каких версиях микросхем присутствует ошибка. Для обозначения ошибки используются следующие символы:

X – ошибка присутствует;

X* – ошибка исправлена частично;

+ – ошибка видоизменилась, и подробнее описана под другим номером.

Версия микросхем определяется датой изготовления, указанной на корпусе микросхемы в формате ГГНН, где ГГ – год изготовления, НН – неделя изготовления.

ID	Описание	Микросхемы, изготавливаемые с даты		
		2401		
Категория 3				
0037	Ошибка при обращении к CAN	X*		
0049	Сильные шумы при измерении уровня тока регуляторов LDO через блок PVD	X		
0061	Некорректная работа блоков периферии при частоте тактировании большей частоты процессорного ядра	X		
0064	Необходимо держать включенным последний выбранный источник входной частоты PLL для выбора другого источника	X		
0084	Выбор источника MAX_CLK осуществляется без ожидания выключения предыдущего выбранного источника тактирования	X		
0090	Ошибочное детектирование ошибки ECC контроллером EXTBUSCNTR в параллельном режиме ECC	X		
0091	Ложное детектирование ошибки ECC в контроллере ROMCNTR при выполнении загрузочной программы	X		
0092	Ошибочная установка флага CRS_LOST в полудуплексном режиме работы контроллера Ethernet	X		
0093	Разрешение фиксации информации об ошибке ECC устанавливается одновременно для одиночной и двойной ошибки в EXTBUSCNTR	X		
0094	EXTBUSCNTR не позволяет использовать все адресное пространство регионов 6 и 7 при последовательной организации ECC	X		
0095	Ошибочная установка флагов ошибок ECC в блоке FT_CNTR при обращении к регистрам памяти батарейного домена	X		

ID	Описание	Микросхемы, изготавливаемые с даты		
		2401		
0097	По сигналу сброса от WDGCNTR не пробуждается генератор HSI	X		
0098	Контроллер EXTBUSCNTR не учитывает задержку пересинхронизации сигнала READY	X		
0100	Пропуск секундного импульса при использовании калибровки RTC_CLK	X		

Ошибки категории 3

0037 Ошибка при обращении к CAN

Статус

Ошибка имеет плавающий характер.

Описание

При обращении к адресному диапазону контроллера CAN по адресам несуществующих регистров или при обращении к памяти буферов сообщений и фильтров при отключенном тактировании блока происходит ошибка.

Условия и причина

Всегда.

Последствия

Сбой работы процессора. Например, при просмотре адресного диапазона через окно Memory Viewer.

Рекомендации и способы обхода

Не допускать обращений в несуществующие регистры и при отключенном тактировании.

0049 Сильные шумы при измерении уровня тока регуляторов LDO через блок PVD

Статус

Следовать рекомендациям.

Описание

Для регуляторов LDO батарейного домена и домена PLL шаг определения тока потребления сравним с импульсными токами потребления блоков. В результате при однократных измерениях возможно возникновение кода от минимального до максимального.

Условия и причина

При измерении тока для регуляторов LDO батарейного домена и домена PLL.

Последствия

Неточная информация об истинном среднем значении тока потребления.

Рекомендации и способы обхода

Проводить многократное измерение с усреднением.

0061 Некорректная работа блоков периферии при частоте тактировании большей частоты процессорного ядра

Статус

Особенность взаимодействия систем, которую надо учитывать.

Описание

При задании тактовой частоты для периферийных блоков большей, чем частота тактирования процессорного ядра, возможно возникновение потери таких событий как запрос прерывания и запрос транзакции DMA. Данная проблема имеет место быть в блоках таймеров.

Условия и причина

При задании тактовой частоты блока большей, чем частота процессорного ядра.

Последствия

Потеря событий запросов прерываний и запросов транзакций DMA.

Рекомендации и способы обхода

При использовании запросов прерываний и транзакции DMA следует задавать частоту тактирования блока равной процессорной частоте или меньше.

0064 Необходимо держать включенным последний выбранный источник входной частоты для выбора другого источника в блоке управления тактовыми частотами

Статус

Особенность работы схемы переключения, которую необходимо учитывать.

Описание

При выборе источника частоты в блоке переключения частот необходимо, чтобы предыдущий источник частоты был включен. Например, после перехода на частоту HSE, неочевидно, что необходимо держать включенным HSI при программировании PLL только потому, что по сбросу на входе PLL выбран HSI, и если его выключить, то переключить PLL на другой источник не получится.

Условия и причина

Схема безглитчowego переключения частоты не позволяет включать новый источник, если отсутствует частота с предыдущего.

Последствия

Особенность программирования схем переключения частот.

Рекомендации и способы обхода

Выключать HSI или любой другой источник тактирования на блоке переключения частот только после того, как все блоки переключения сконфигурированы для работы с требуемым источником. При этом новый источник должен быть включенным.

0084 Выбор источника MAX_CLK осуществляется без ожидания выключения предыдущего выбранного источника тактирования

Статус

Учитывать при разработке.

Описание

В блоке управления тактовыми частотами в схемах переключения частот выбор частоты MAX_CLK осуществляется без контроля паузы между выключением предыдущего и включением следующего источника, которое необходимо для исключения возможности присутствия на выходе двух синхросигналов одновременно.

Условия и причина

В результате ошибки в схеме переключения частот сигнал разрешения частоты MAX_CLK идет напрямую с декодера выбора источника частоты, минуя схему, гарантирующую присутствие только одного синхросигнала на выходе.

Последствия

При выборе MAX_CLK для блока в рабочем режиме на выходе схемы переключения частот возможно появление глитчей, приводящее к поведению блока, не соответствующему спецификации.

Рекомендации и способы обхода

При необходимости использования MAX_CLK для тактирования блока выбор данного источника необходимо осуществлять, когда блок выключен, либо после переключения частоты выключить блок и включить его повторно.

0090 Ошибочное детектирование ошибки ECC контроллером EXTBUSCNTR в параллельном режиме ECC

Статус

Будет исправлено в следующей версии продукта.

Описание

При работе с использованием параллельной организации ECC запись 8- и 16-разрядных слов выполняется в виде операции чтение-модификация-запись, при этом выполняется проверка ECC считанных данных. Если по записываемому адресу на этапе чтения будет обнаружена ошибка ECC, то корректно установится соответствующий сигнал ошибки ECC. Однако после выполнения записи сброс данного сигнала ошибки ECC не выполняется, что приводит к ошибочному детектированию ошибки ECC во всех последующих операциях чтения.

Условия и причина

Регион контроллера EXTBUSCNTR настроен на работу с использованием параллельной организации ECC. Выполняется запись 8- или 16-разрядного слова по адресу, данные которого содержат одиночную или двойную ошибку ECC.

Последствия

Ошибочное детектирование ошибки ECC во всех последующих операциях чтения, выполняемых на внешней системной шине.

Рекомендации и способы обхода

Если при выполнении записи 8- или 16-разрядного слова была обнаружена ошибка ECC, то для сброса сигнала ошибки ECC необходимо:

- 1 выполнить запись 8- или 16-разрядного слова по адресу, данные которого не содержат ошибки ECC (например, может быть использована свободная ячейка памяти, которая была ранее проинициализирована);
- 2 сбросить ошибочно установленные флаги и счетчики ошибок ECC в регистре REGION[n].ECCCS;
- 3 выполнить повторную запись 8- или 16-разрядного слова по адресу, данные которого не содержат ошибки ECC;
- 4 проверить флаги ошибок ECC в регистре REGION[n].ECCCS:
 - флаги ошибок ECC сброшены – сигнал ошибки ECC успешно сброшен;
 - флаги ошибок ECC установлены (в выбранной для обхода ячейке памяти содержатся данные с ошибкой ECC), переинициализировать выбранную для обхода ячейку памяти путем записи 32-разрядного слова и повторить алгоритм, начиная с п. 1.

0091 Ложное детектирование ошибки ECC в контроллере ROMCNTR при выполнении загрузочной программы

Статус

Будет исправлено в следующей версии продукта.

Описание

В момент начала выполнения загрузочной программы, расположенной в памяти BOOTROM, может быть детектирована одна ложная одиночная или двойная ошибка (контроллер ROMCNTR, регистр ECCCS). Ошибка детектируется из-за того, что в момент начала выполнения загрузочной программы на модуль контроля ECC приходит адрес 0x0000_0000 и данные, оставшиеся от предыдущей транзакции (после сброса по питанию эти данные не определены).

Условия и причина

Начало выполнения загрузочной программы после любого сигнала сброса.

Последствия

Может быть детектирована одна ложная одиночная или двойная ошибка. На выполнение загрузочной программы наличие ложной ошибки не влияет.

Рекомендации и способы обхода

Учитывать при разработке.

Ошибку можно обойти для случаев, когда выполняется сброс после начала работы пользовательской программы. Для этого в программе необходимо выполнить чтение по адресу 0x0000_0000, таким образом после сброса в момент начала выполнения загрузочной программы значение ECC будет рассчитываться с использованием корректных данных.

0092 Ошибочная установка флага CRS_LOST в полудуплексном режиме работы контроллера Ethernet

Статус

Будет исправлено в следующей версии продукта.

Описание

Контроллер Ethernet MAC в полудуплексном режиме работы осуществляет контроль сигнала CRS при передаче данных. Из-за того, что контроллер Ethernet MAC не учитывает задержку пересинхронизации сигнала CRS, формируемого блоком PHY, то в момент начала передачи данных фиксируется низкий логический уровень сигнала CRS, что приводит к ошибочной установке флага CRS_LOST в регистре IFR. Ошибка присутствует при работе с внутренним и внешним блоком PHY.

Условия и причина

Контроллер Ethernet MAC настроен в полудуплексный режим работы, выполняется передача данных.

Последствия

Ошибочная установка флага CRS_LOST в регистре IFR.

Рекомендации и способы обхода

Учитывать при разработке ПО. Не использовать флаг CRS_LOST.

0093 Разрешение фиксации информации об ошибке ECC устанавливается одновременно для одиночной и двойной ошибки в EXTBUSCNTR

Статус

Будет исправлено в следующей версии продукта.

Описание

Биты FIX_SECC и FIX_DECC в регистре REGION[n].ECCCS контроллера EXTBUSCNTR позволяют разрешить фиксацию информации об ошибке ECC (адрес, данные и ECC) отдельно для одиночных и двойных ошибок. Однако из-за ошибки установка бита FIX_SECC или FIX_DECC разрешает фиксацию информации об ошибке ECC и для одиночной, и для двойной ошибки. Таким образом невозможно выбрать фиксацию информации только при возникновении одиночной ошибки, или только при возникновении двойной ошибки.

Условия и причина

Установка бита FIX_SECC или FIX_DECC в регистре REGION[n].ECCCS.

Последствия

Разрешение фиксации информации об ошибке ECC для одиночной и двойной ошибки.

Рекомендации и способы обхода

Учитывать при разработке ПО.

0094 EXTBUSCNTR не позволяет использовать все адресное пространство регионов 6 и 7 при последовательной организации ECC**Статус**

Будет исправлено в следующей версии продукта.

Описание

При последовательной организации ECC адрес бит ECC вычисляется согласно формулам:

- $ADDR_{ECC}[31:0] = ECCBASE[31:0] + \{7'b0, ADDR[26:2]\}$ – при 8-, 16-, 32-битной шине данных;
- $ADDR_{ECC}[31:0] = ECCBASE[31:0] + \{7'b0, ADDR[26:5], ADDR[2], ADDR[4:3]\}$ – при 64-битной шине данных.

Таким образом используемое адресное пространство ограничено адресами ADDR[26:0] (128 Мбайт), при том что регион 6 имеет объем 256 Мбайт, а регион 7 имеет объем 768 Мбайт. В связи с этим обращения по адресам, которые имеют разные значения ADDR[29:28], но одинаковые значения ADDR[26:0], будут приводить к доступу к одним и тем же адресам бит ECC.

Условия и причина

Использование последовательной организации ECC для регионов 6 и 7. Обращение по адресам с разными значения ADDR[29:28], но одинаковыми значениями ADDR[26:0].

Последствия

Доступ осуществляется к одним и тем же адресам бит ECC.

Рекомендации и способы обхода

В регионе 6 и 7 использовать только один из нижеперечисленных диапазонов адресного пространства размером 128 Мбайт:

- REGION6:
 - 0x7000_0000 – 0x77FF_FFFF;
 - 0x7800_0000 – 0x7FFF_FFFF;
- REGION7:
 - 0x8000_0000 – 0x87FF_FFFF;
 - 0x8800_0000 – 0x8FFF_FFFF;
 - 0x9000_0000 – 0x97FF_FFFF;
 - 0x9800_0000 – 0x9FFF_FFFF;
 - 0xA000_0000 – 0xA7FF_FFFF;
 - 0xA800_0000 – 0xAFFF_FFFF.

0095 Ошибочная установка флагов ошибок ECC в блоке FT_CNTR при обращении к регистрам памяти батарейного домена

Статус

Исследование.

Описание

Регистры батарейного домена разделяются на два типа: с ECC (регистры памяти REG_00-REG_59) и без ECC (конфигурационные регистры REG_60-REG_63 и регистры RTC, выполненные на троированной логике). Обращение (чтение/запись) к регистру с ECC, если ранее выполнялось чтение любого другого регистра батарейного домена, может ошибочно сформировать сигналы одиночной и двойной ошибки, которые фиксируются в блоке FT_CNTR: флаг BKP_MEM_SE в регистре EVENT7 и флаг BKP_MEM_DE в регистре EVENT4.

Условия и причина

Обращение (чтение/запись) к регистру с ECC (регистры REG_00-REG_59), если ранее выполнялось чтение любого другого регистра батарейного домена.

Ошибка возникает из-за того, что при обращении к регистру с ECC дополнительно выполняется вычисление и проверка суммы ECC с использованием данных, полученных в предыдущем чтении. Если в предыдущем чтении было обращение к регистру с ECC, то при контроле ECC используются данные и сумма ECC этого регистра. Если в предыдущем чтении было обращение к регистру без ECC, то при контроле ECC используются только данные этого регистра, сумма ECC для сравнения равна 0.

При записи регистра с ECC на протяжении всей транзакции выполняется контроль ECC с использованием данных, полученных в предыдущем чтении. При чтении регистра с ECC во время транзакции сначала выполняется контроль ECC с использованием данных, полученных в предыдущем чтении, а затем используются корректные данные считываемого регистра.

Последствия

Ошибочное формирование сигналов одиночной и двойной ошибки ECC, которые фиксируются в блоке FT_CNTR: флаг BKP_MEM_SE в регистре EVENT7 и флаг BKP_MEM_DE в регистре EVENT4.

Рекомендации и способы обхода

1 Пользовательская программа осуществляет контроль флагов ошибок в блоке FT_CNTR. Перед обращением (чтение/запись) к регистру с ECC (регистры REG_00-REG_59) необходимо выполнить чтение зарезервированного регистра батарейного домена по адресу 0x4000_1144, чтобы установить данные, которые не формируют ошибок ECC.

Если требуется последовательная запись группы регистров с ECC, то достаточно один раз перед записью выполнить чтение зарезервированного регистра.

Если требуется последовательное чтение группы регистров с ECC, то:

- если проверка флагов ошибок блока FT_CNTR осуществляется после группового чтения (не важно где была ошибка, важен факт наличия/отсутствия ошибки), то достаточно один раз перед чтением прочитать зарезервированный регистр;

- если проверка флагов ошибок блока FT_CNTR осуществляется после каждого чтения (важно определить слово, в котором есть ошибка), то необходимо выполнять чтение зарезервированного регистра перед каждым чтением регистра с ECC.

2 Контроль флагов ошибок в блоке FT_CNTR не выполняется.

Перед обращением (чтение/запись) к регистрам с ECC (регистры REG_00-REG_59) запретить событиям BKP_MEM_SE и BKP_MEM_DE формировать сигнал прерывания и сигнал запроса сброса микросхемы. Для этого необходимо сбросить бит 8 в регистре IE_EVENT7, а также бит 2 в регистре RESET_EVENT4.

0097 По сигналу сброса от WDGCNTR не пробуждается генератор HSI

Статус

Будет исправлено в следующей версии продукта.

Описание

После сброса от WDGCNTR тактирование микросхемы переключается на генератор HSI. Однако принудительное включение генератора HSI по сигналу сброса от WDGCNTR не выполняется. В связи с этим, если перед сбросом от WDGCNTR генератор HSI будет выключен (бит HSI_ON установлен в «0» в регистре REG_63_TMRx контроллера батарейного домена BKPCNTR), то после сброса работа микросхемы будет остановлена.

Условия и причина

Генератор HSI выключен (в регистре REG_63_TMRx бит HSI_ON установлен в «0»), выполняется сброс от WDGCNTR.

Последствия

После сброса работа микросхемы останавливается.

Рекомендации и способы обхода

Не выключать генератор HSI при использовании сброса от WDGCNTR.

0098 Контроллер EXTBUSCNTR не учитывает задержку пересинхронизации сигнала READY**Статус**

Будет исправлено в следующей версии продукта.

Описание

В режиме работы с ожиданием готовности внешнего устройства контроллер EXTBUSCNTR увеличивает длительность фазы ACTIVE, пока сигнал READY находится в состоянии низкого уровня (но не более 256 тактов). Проверка состояния сигнала READY начинается в фазе ACTIVE после отсчета WS_ACTIVE+1 тактов, при этом время на пересинхронизацию сигнала READY, равное двум тактам, не учитывается. В связи с этим контроллер EXTBUSCNTR при анализе состояния READY использует значение, которое было считано с вывода два такта назад. При значениях WS_ACTIVE = 0 или 1 это соответствует состоянию сигнала READY перед входом в фазу ACTIVE, т.е. состоянию высокого уровня, поэтому фаза ACTIVE завершается после отсчета WS_ACTIVE+1 тактов, вне зависимости от реального состояния сигнала READY.

Условия и причина

Установлен режим работы с ожиданием сигнала готовности READY, при этом значение WS_ACTIVE = 0 или 1.

Последствия

Вне зависимости от состояния сигнала READY фаза ACTIVE завершается после отсчета WS_ACTIVE+1 тактов.

Рекомендации и способы обхода

При использовании режима работы с ожиданием сигнала готовности READY устанавливать в поле WS_ACTIVE[7:0] регистра REGION[n].CNTRL значение в диапазоне от 2 до 255.

0100 Пропуск секундного импульса при использовании калибровки RTC_CLK**Статус**

Исследование.

Описание

В блоке RTC для формирования частоты SEC_CLK из частоты RTC_CLK используется делитель, выполненный на счетчике RTC_DIV с основанием счета RTC_PRL. Для калибровки (замедления) RTC_CLK используется счетчик RTC_20, который на время $RTC_20 < RTC_CAL$ останавливает счет RTC_DIV.

Во время работы RTC с калибровкой частоты RTC_CLK (поле $RTC_CAL[7:0] \neq 0$ в регистре REG_63) при определенных значениях RTC_CAL и RTC_PRL периодически происходит одновременное выполнение событий $RTC_DIV == RTC_PRL$ и $RTC_20 == 0$, которое приводит к ошибочному сбросу счетчика RTC_DIV и пропуску импульса SEC_CLK.

При пропуске импульса SEC_CLK основной счетчик RTC_CNT не изменяется и начинает отставать на 1 секунду, флаги SECF, ALRF и OWF в регистре RTC_CS также не устанавливаются.

Условия

Установлена калибровка частоты RTC_CLK (поле $RTC_CAL[7:0] \neq 0$) и заданы определенные значения RTC_CAL и RTC_PRL, при которых периодически происходит одновременное выполнение событий $RTC_DIV == RTC_PRL$ и $RTC_20 == 0$.

Последствия

Счетчик RTC_DIV ошибочно сбрасывается, импульс SEC_CLK не формируется. При пропуске импульса SEC_CLK основной счетчик RTC_CNT не изменяется и начинает отставать на 1 секунду, флаги SECF, ALRF и OWF в регистре RTC_CS также не устанавливаются.

Рекомендации и способы обхода

Для калибровки частоты RTC_CLK использовать только ограниченный набор значений RTC_CAL, полученный с помощью скрипта¹ для заданного значения RTC_PRL. Перед настройкой блок RTC должен быть выключен и сброшен. После настройки и включения RTC значения RTC_CAL[7:0] и RTC_PRL не должны перезаписываться. В этом случае ошибка проявляться не будет.

Пример инициализации RTC:

- включить источник тактирования RTC и выбрать его в RTC_SEL[1:0] регистра REG_63;
- дождаться формирования валидной частоты RTC_CLK согласно спецификации;
- выключить RTC путем сброса бита RTC_EN в регистре REG_63;
- выдержать паузу не менее 2 периодов RTC_CLK для окончания сброса бита RTC_EN;
- выполнить сброс RTC путем последовательной установки и сброса бита RTC_RST в регистре REG_63;
- записать требуемое значение в регистр RTC_PRL;
- записать допустимое значение в поле RTC_CAL[7:0] регистра REG_63;

¹ https://support.milandr.ru/upload/iblock/285/9bliqywbkpficoptft5dctv327ycqh9s/bkp_rtc_cal.py

- выполнить другие настройки RTC;
- включить RTC путем установки бита RTC_EN в регистре REG_63.

